



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN) (11) CỤC SỞ HỮU TRÍ TUỆ



1-0026522

(51)⁸

H04B 17/12

(13) B

(21) 1-2018-03539

(22) 10/08/2018

(45) 25/12/2020 393

(43) 25/10/2018 367A

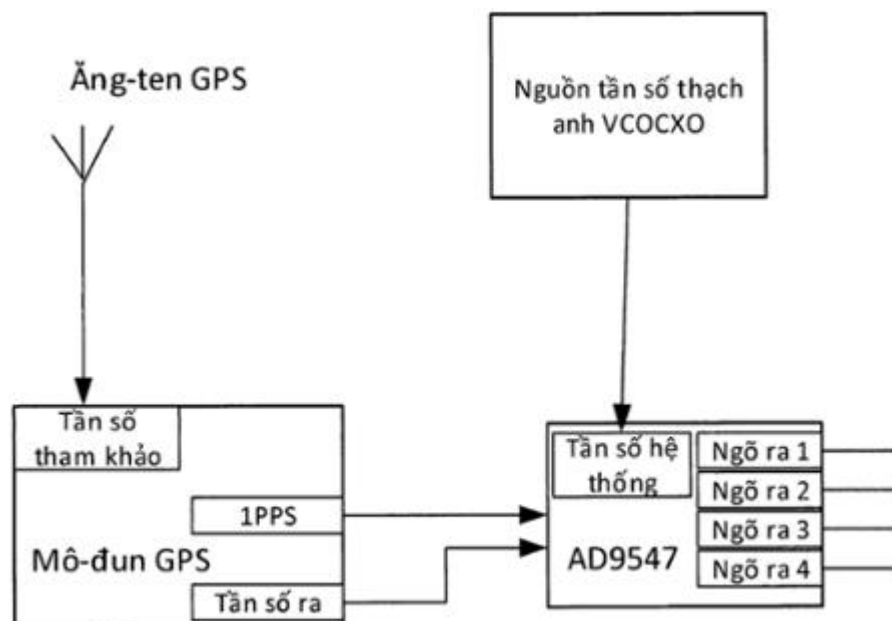
(73) TẬP ĐOÀN CÔNG NGHIỆP - VIỄN THÔNG QUÂN ĐỘI (VIETTEL) (VN)
Số 1 Trần Hữu Dực, Mỹ Đình 2, Nam Từ Liêm, Hà Nội

(72) Lâm Thị Diễm (VN); Nguyễn Chí Linh (VN); Phùng Lê Lâm (VN); Nguyễn Quốc Tuấn (VN); Cán Văn Quyền (VN); Trần Quang Trung (VN); Tăng Thiên Vũ (VN); Tạ Quốc Việt (VN); Hà Văn Hường (VN); Lê Trường Giang (VN); Vũ Tuấn Đức (VN); Hoàng Đình Hải Truyền (VN).

(74) Công ty Luật TNHH quốc tế BMVN (BMVN INTERNATIONAL LLC)

(54) PHƯƠNG PHÁP HIỆU CHỈNH TẦN SỐ NỘI TẠI CỦA HỆ THỐNG ENODEB TẠI THỰC ĐỊA

(57) Sáng chế đề xuất phương pháp hiệu chỉnh tần số nội tại của hệ thống eNodeB cũng như các hệ thống viễn thông khác tại thực địa dựa trên nguồn đồng bộ tham khảo từ hệ thống định vị toàn cầu (Global Positioning System - GPS) bằng cách kết nối mô-đun nhận tín hiệu GPS vào hệ thống eNodeB này thông qua cổng chờ và cấu hình chip phù hợp để nhận xung 1 Hz này làm nguồn tần số tham khảo.



Lĩnh vực kỹ thuật được đề cập

Sáng chế liên quan đến lĩnh vực viễn thông. Cụ thể là, sáng chế đề xuất phương pháp hiệu chỉnh tần số nội tại của hệ thống eNodeB cũng như các hệ thống viễn thông khác tại thực địa dựa trên nguồn đồng bộ tham khảo từ GPS và không sử dụng thiết bị đếm tần chuyên dụng.

Tình trạng kỹ thuật của sáng chế

Trong các hệ thống viễn thông, tần số hệ thống là một chỉ tiêu đánh giá chất lượng hoạt động của thiết bị và tính đồng bộ của cả hệ thống. Chất lượng hoạt động của thiết bị sẽ được đảm bảo khi độ lệch tần số nằm trong khoảng cho phép. Nếu độ lệch tần số nằm ngoài dải cho phép, hệ thống sẽ hoạt động không đúng yêu cầu ban đầu, và cần phải tiến hành các biện pháp điều chỉnh tần số. Độ lệch tần số này sẽ làm giảm năng suất hoạt động và gây sai lệch hoặc tê liệt hoạt động của thiết bị và cả mạng viễn thông.

Trong hệ thống trạm thu phát gốc vô tuyến (E-UTRAN Node B - eNodeB), sự đồng bộ về mặt tần số là một trong những tiêu chí hàng đầu đảm bảo chất lượng dịch vụ của hệ thống. Khi tần số sai lệch, có thể gây ra các trường hợp mất đồng bộ giữa khối xử lý băng gốc (Base Band Unit - BBU) và khối thu phát vô tuyến (Remote Radio Unit - RRU), làm suy giảm các chỉ số đánh giá hoạt động (Key Performance Indicator - KPI), làm mất dịch vụ được cung cấp cho người dùng cuối, v.v. Hiện nay, hệ thống định vị toàn cầu (Global Positioning System - GPS) là một giải pháp đồng bộ tần số chính xác đang được sử dụng phổ biến, vì hệ thống này là một nguồn tần số có chất lượng, ổn định và độ chính xác cao. Khối GPS thường được sử dụng làm nguồn tham khảo trong các thiết bị đồng bộ thời gian Clock Grand Master của mạng viễn thông.

Hệ thống eNodeB sử dụng đồng hồ chủ (Master Clock) 1588 phiên bản 2 làm nguồn đồng bộ chính, đòi hỏi phải có 1 máy chủ phát bản tin đồng bộ trên hệ thống. Trong trường hợp máy chủ gặp lỗi, đường truyền không đảm bảo hoặc máy chủ ngừng hoạt động, tần số tại trạm thực địa sẽ dần trượt khỏi giá trị mong muốn. Hơn nữa, bản thân nguồn tần số nội tại của mỗi thiết bị eNodeB đều chịu tác động sai lệch theo thời gian hoạt động, gây ảnh hưởng trực tiếp tới khả năng đồng bộ của hệ thống. Khi đó, việc đánh giá và điều chỉnh, bảo trì độ chính xác của tần số thiết bị thường cần đến sự hỗ trợ của các máy đếm tần số được kết nối với tín hiệu tần số đầu ra của eNodeB để có thể xác định giá trị sai lệch và tìm ra bộ tham số cấu hình đồng hồ chuẩn nhất. Quá trình này phù hợp hơn khi được thực hiện trong phòng thí nghiệm, còn đối với thiết bị đã được triển khai ngoài hiện trường thì sẽ gặp nhiều khó khăn về thời gian và tốn kém về chi phí. Để thực hiện được việc bảo trì tần số định kỳ trên các thiết bị đã được triển khai trên thực địa, các kỹ sư phải mang máy móc đến trạm, hoặc tháo và mang thiết bị về.

Nếu hệ thống eNodeB được tạo có sẵn cổng chờ nhận tần số 1Hz (tương ứng với 1 pps -pulse per second) thì chỉ cần kết nối mô-đun GPS cùng với ăng ten GPS với hệ thống thì hệ thống này có thể sử dụng nguồn đồng bộ này để hiệu chỉnh lại tần số nội tại của hệ thống. Để hiệu chỉnh tần số tại thực địa như vậy thì chỉ cần mang mô-đun GPS đến trạm và kết nối với hệ thống, và chạy một thời gian để cho hệ thống tự thực hiện mà không cần dùng đến máy đếm tần số cũng như không cần phải tháo và mang thiết bị về nhà máy hay phòng thí nghiệm để bảo dưỡng.

Mục đích của sáng chế

Mục đích của sáng chế là đề xuất phương pháp hiệu chỉnh tần số nội tại của hệ thống eNodeB tại thực địa giúp bảo trì độ ổn định, đồng bộ và chính xác của tần số trên hệ thống eNodeB này sau khi hệ thống này đã được triển khai tại thực địa mà không cần phải sử dụng máy đếm tần số để hiệu chỉnh lại hoặc phải tháo và mang thiết bị về phòng thí nghiệm hoặc nhà máy để bảo dưỡng. Trong trường hợp trạm được khởi động lại hoặc mất nguồn đồng bộ trong quá trình hoạt động, hệ thống eNodeB này vẫn hoạt động tốt với tần số chính xác, ngay cả khi nguồn tần số phát bị trượt.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất phương pháp hiệu chỉnh tần số nội tại của hệ thống eNodeB tại thực địa dựa trên nguồn đồng bộ tham khảo từ hệ thống định vị toàn cầu (Global Positioning System - GPS), bao gồm các bước sau:

- a) tạo cổng chờ có thể truyền nhận tín hiệu nối tiếp (Universal asynchronous receiver-transmitter - UART) và xung 1 Hz trên phần cứng của hệ thống eNodeB;
- b) tạo mô-đun rời nhận tín hiệu GPS phù hợp với cổng chờ đã được tạo ra trong bước a) để hệ thống eNode B này có thể nhận được xung 1 Hz và thông tin vệ tinh nhận được từ hệ thống GPS;
- c) tạo chip phù hợp có nguồn đồng bộ tham khảo từ xung 1 Hz này trên phần cứng của hệ thống eNodeB này;
- d) kết nối mô-đun nhận tín hiệu GPS đã được tạo ra ở bước b) vào hệ thống eNodeB này thông qua cổng chờ này và cấu hình chip này để nhận xung 1 Hz này làm nguồn tần số tham khảo;
- e) thiết lập ăng-ten GPS để nhận tín hiệu GPS, để khối vòng khóa pha số (Digital Phase Lock Loop - DPLL) khóa đồng bộ về tần số và pha với tần số của hệ thống GPS;
- f) sau khi xác định trạng thái hoạt động khóa kín của khối DPLL này và chip này bằng phần mềm, thực hiện lưu lại dữ liệu của bộ cấu hình giá trị điều chỉnh tần số (Frequency tuning word - FTW) mà chip này tính toán được sau mỗi 30 giây; và
- g) ngắt kết nối GPS của hệ thống sau thời gian nằm trong khoảng từ 0,5 đến 2 giờ, và bộ cấu hình FTW sẽ được ghi vào thanh ghi FTW của chip này khi chạy tự do.

Mô tả vắn tắt các hình vẽ

Hình 1 là hình vẽ thể hiện tổng quan bộ tổng hợp số trực tiếp (Direct Digital Synthesizer - DDS).

Hình 2 là sơ đồ tiếp nhận và xử lý các nguồn FTW để quyết định tần số DDS của chip PPTS.

Hình 3 là sơ đồ khối thể hiện kết nối giữa GPS và chip AD9547 trong một ví dụ thực hiện sáng chế.

Mô tả chi tiết sáng chế

Trong phương pháp hiệu chỉnh tần số nội tại của hệ thống eNodeB tại thực địa dựa trên nguồn đồng bộ tham khảo từ hệ thống GPS theo sáng chế, các tác giả sáng chế đã tạo ra một mô-đun rời nhận tín hiệu GPS phù hợp để kết nối với hệ thống eNodeB để tạo xung 1Hz có độ chính xác cao, dùng làm tín hiệu đồng bộ cho khối phân phối tần số của hệ thống eNodeB này.

Mô-đun rời này nhận tín hiệu GPS phải đảm bảo các điều kiện sau :

- Sử dụng chip bắt được tín hiệu GPS từ ăng-ten GPS;
- Có thể truyền thông tin vệ tinh nhận được từ hệ thống GPS và xung 1 Hz từ chip nhận tín hiệu GPS sang hệ thống eNodeB.

Phần cứng của hệ thống eNodeB được tạo sẵn công chờ để có thể cắm mô-đun GPS nêu trên. Đồng thời, phần cứng này phải có chip phân phối tần số (gọi tắt là chip PPTS) có thể nhận xung 1 Hz như một nguồn đồng bộ tham khảo để điều chỉnh các tần số ra đảm bảo hoạt động của hệ thống eNodeB. Ví dụ một số chip phù hợp có thể được sử dụng theo sáng chế là các dòng chip AD9547/AD9548/AD9549 của hãng Analog Devices.

Chip PPTS trên hệ thống eNodeB làm nhiệm vụ phân phối nguồn tần số đồng bộ cho toàn hệ thống. Chip PPTS này có thể được cấu hình để nhận tín hiệu đồng bộ 1 Hz như một nguồn tần số tham khảo để đồng bộ các tần số đầu ra của nó. Chip PPTS này cần một bộ tham số cấu hình khởi tạo riêng tương ứng với chất lượng tần số đầu vào và tần số tham khảo để đảm bảo đầu ra chính xác. Sau một thời gian dài hoạt động, tần số nội tại của BBU bị sai lệch, trôi theo thời gian khiến chip PPTS này hoạt động với bộ tham số cũ không còn chuẩn xác nữa.

Chip PPTS trên hệ thống eNodeB có các vai trò sau:

- Đồng bộ mạng lưới tần số của hệ thống;
- Loại bỏ, làm sạch các méo dạng, sai lệch không đồng đều trên xung tần số (còn gọi là Jitter); và
- Đồng bộ với xung GPS 1 Hz.

Tần số đầu ra của chip PPTS này phụ thuộc hoàn toàn vào tín hiệu đầu ra của bộ tổng hợp số trực tiếp (Direct Digital synthesizer - DDS) - là một thành phần chính của vòng

khóa pha số (Digital Phase Lock Loop - DPLL). DDS này hoạt động như một khối tạo tín hiệu hình sin. Khối mạch chuyển đổi số sang tương tự (Digital Analog Converter - DAC) sẽ chuyển tín hiệu dạng số DDS sang dạng tương tự. Sau đó, tần số DAC sẽ được chia ra 4 kênh đầu ra dựa trên các hệ số chia được cấu hình trước đó. Điều cần được lưu ý là tần số của sóng sin tạo bởi DDS được xác định và điều chỉnh bằng bộ giá trị điều chỉnh tần số (Frequency tuning word – FTW) – là những giá trị số. Sơ đồ khối của DDS được thể hiện ở Hình 1, trong đó khối DDS bao gồm:

- Khối tích lũy 48 bit có bản chất là bộ cộng tích lũy 48 bit;
- Khối bù pha DDS; và
- Khối DAC.

Trong khối tích lũy 48 bit FTW, ứng với mỗi chu kỳ của tần số lấy mẫu f_s , khối tích lũy sẽ cộng giá trị của FTW vào tổng đầu ra đang hoạt động. Theo thời gian, giá trị của bộ tích lũy đạt đến 2^{48} thì nó sẽ quay vòng. Tốc độ trung bình tại thời điểm bộ tích lũy xoay vòng sẽ thiết lập một tần số của sóng sin. Giá trị trung bình của các tần số sin này tuân theo công thức sau:

$$f_{DDS} = \frac{FTW}{2^{48}} f_s$$

Trong đó:

- f_{DDS} là tần số đầu ra của DDS;
- FTW là giá trị bộ tham số FTW; và
- f_s là tần số lấy mẫu, được chọn bằng 1GHz.

Khối bù pha thực hiện bù pha cho sóng sin bằng cách cộng một giá trị pha 16 bit vào giá trị tổng đầu ra của khối tích lũy 48 bit, giá trị này được thiết lập trong thanh ghi bù pha của chip PPTS.

Khối DAC thực hiện chuyển đổi giá trị số của DDS sang giá trị tương tự ở ngõ ra của chip.

Hình 2 thể hiện quá trình tiếp nhận, xử lý các nguồn FTW để chọn nguồn FTW nào quyết định tần số DDS (DDS Tuning Word – DDSTW), theo đó, tần số DDS này phụ thuộc vào 3 nguồn sau:

- Bộ tham số FTW hoạt động tự do (free-running FTW);
- Bộ FTW cập nhật bởi đầu ra của bộ lọc lặp số (Digital loop filter); và
- Đầu ra của bộ xử lý lịch sử FTW (FTW history).

Khi vòng khóa pha hoạt động ở chế độ tự do (free-run), DDSTW là giá trị được lưu trong bộ FTW hoạt động tự do. Khi vòng khóa pha hoạt động bình thường (còn được hiểu là vòng khóa pha kín), DDSTW là giá trị của FTW cập nhật - được lấy từ đầu ra của bộ lọc số (Digital Loop Filter). Bộ lọc số là khối thay đổi một cách tự động để duy trì khóa pha

với tín hiệu tần số đồng bộ đầu vào. Khi vòng khóa pha hoạt động ở chế độ hoãn lại (Holdover), DDSTW phụ thuộc vào lịch sử của FTW được tính toán và được ghi lại trong quá khứ (suốt thời gian mà vòng khóa pha hoạt động kín), và được gọi là FTW quá khứ.

Khối kiểm soát FTW là bộ tham số FTW khác để giới hạn đầu ra DDS ở ngưỡng trên và ngưỡng dưới của nó.

Khi hệ thống mất nguồn đồng bộ, sau một thời gian tần số phát sẽ bị trượt so với ban đầu, khiến cho tất cả các tần số cấp cho hoạt động của các khối trên phần cứng eNodeB đều lệch khỏi yêu cầu thiết kế. Do đó, trong điều kiện hệ thống hoạt động không có nguồn đồng bộ liên tục, cứ một thời gian, trạm eNodeB cần được hiệu chỉnh lại tần số hoạt động. Việc hiệu chỉnh này sẽ được thực hiện bằng cách các kỹ sư bảo trì sẽ mang mô-đun GPS đến trạm thực địa và thực hiện kết nối với phần cứng. Sơ đồ khối kết nối hoạt động giữa GPS và chip PPTS được thể hiện ở Hình 3. Mô-đun GPS sẽ được kết nối vào phần cứng eNodeB, thực hiện cấu hình GPS làm nguồn đồng bộ cho chip PPTS, mô-đun nhận GPS sẽ tạo ra xung 1 Hz cấp vào chip PPTS. Sau một khoảng thời gian ngắn, vòng khóa pha sẽ đồng bộ pha và tần số với nguồn 1 Hz.

Khi vòng khóa pha hoạt động kín (đồng bộ tần số và pha với nguồn 1 Hz), như đã trình bày ở trên, đầu ra của bộ lọc sẽ quyết định DDSTW. Khối điều khiển logic (Control Logic) được cấu hình và thực hiện tính toán giá trị trung bình của FTW cập nhật bởi bộ lọc số trong mỗi 30s và lưu vào thanh ghi FTW quá khứ. Giá trị trung bình của lần sau sẽ độc lập với giá trị trung bình trước đó. Thời gian khóa pha càng lâu, độ chính xác càng cao.

Vòng khóa pha hoạt động thời gian càng lâu sẽ cho tần số DDS càng chính xác, bộ FTW quá khứ cũng sẽ càng chính xác. Trong trường hợp tần số ngõ vào lệch đi so với ban đầu, vòng khóa pha khi hoạt động kín cũng sẽ cho ra được tần số ngõ ra chính xác dựa trên nguồn đồng bộ tham khảo 1 Hz. Bộ FTW thu được trong thời gian vòng khóa pha kín là bộ giá trị tương thích càng chính xác với độ lệch tần số ngõ vào theo thời gian tại thời điểm hoạt động. Phần mềm sẽ cập nhật và lưu lại giá trị FTW quá khứ này trong dữ liệu của nó. Trên thực tế, đầu ra của tần số DDS đạt độ ổn định và chính xác theo yêu cầu trong khoảng thời gian từ 0,5 đến 2 giờ.

Khi hệ thống eNodeB mất nguồn đồng bộ, chip PPTS sẽ hoạt động về chế độ hoạt động tự do. Lúc này phần mềm sẽ đảm nhận việc hiệu chỉnh lại tần số đầu ra bằng cách sử dụng những dữ liệu FTW thu thập được trong quá trình hệ thống đồng bộ với GPS nhằm tái hiện chính xác hoạt động điều chỉnh tần số ứng với sai lệch của tần số ngõ vào tại thời điểm trước đó.

Ví dụ thực hiện sáng chế

Hình 3 là một ví dụ thực hiện phương pháp theo sáng chế đã được áp dụng tại phòng thí nghiệm điện tử phục vụ dự án phát triển eNodeB của Trung tâm Nghiên cứu Công nghệ Mạng Viettel.

Như được thể hiện trên Hình 3, sau khi đồng hồ hệ thống không còn đảm bảo đồng bộ giữa khối thu vô tuyến RRU và khối xử lý băng gốc BBU, gây ra mất dịch vụ và các hoạt động hệ thống không thực hiện được, tiến hành thực hiện hiệu chỉnh lại tần số nội tại theo phương pháp của sáng chế trên BBU như sau:

- tạo cổng chờ RJ45 trên phần cứng của hệ thống eNodeB;
- tạo một mô-đun rời nhận tín hiệu GPS phù hợp với cổng chờ RJ45;
- sử dụng chip AD9547;
- kết nối mô-đun nhận tín hiệu GPS vào hệ thống eNodeB qua cổng chờ RJ45 và cấu hình chip AD9547 thay vì đồng bộ bằng 1588 sang nhận nguồn tần số tham khảo từ nguồn GPS;
- Lắp đặt ăng ten GPS ngoài trời kết nối vào mô-đun rời nhận tín hiệu GPS này, kết nối GPS vào mạch.
- Phần mềm chạy liên tục thu thập bộ cấu hình FTW của khối tính toán trên chip AD9547 bắt đầu từ khi chip AD9547 chuyển sang trạng thái đồng bộ về tần số và pha với tần số GPS.
- Sau khoảng một giờ, ngắt kết nối GPS, khởi động lại hệ thống, AD9547 sẽ hoạt động ở chế độ chạy tự do (free-run), phần mềm tiến hành ghi lại tham số cấu hình tần số từ dữ liệu thu được trước đó cho chip. Bộ tham số thu được từ quá trình hiệu chỉnh bằng GPS trong khoảng thời gian một giờ đảm bảo clock đầu ra đạt yêu cầu và quá trình đồng bộ diễn ra liên tục.

Hiệu quả đạt được của sáng chế

Phương pháp theo sáng chế có khả năng hiệu chỉnh lại tần số tại thực địa từ xa mà không cần dùng đến các loại máy đếm tần số hoặc sự có mặt của kỹ sư đo kiểm tại hệ thống. Kết quả hiệu chỉnh cho thấy tần số đảm bảo hệ thống hoạt động đồng bộ tốt giữa khối thu vô tuyến RRU và khối xử lý băng gốc BBU, duy trì tốt chất lượng dịch vụ 4G.

YÊU CẦU BẢO HỘ

1. Phương pháp hiệu chỉnh tần số nội tại của hệ thống eNodeB tại thực địa dựa trên nguồn đồng bộ tham khảo từ hệ thống định vị toàn cầu (Global Positioning System - GPS) bao gồm các bước sau:

a) tạo cổng chờ có thể truyền nhận tín hiệu nối tiếp (Universal asynchronous receiver-transmitter - UART) và xung 1 Hz trên phần cứng của hệ thống eNodeB này;

b) tạo mô-đun rời nhận tín hiệu GPS phù hợp với cổng chờ đã được tạo trong bước a) để hệ thống eNode B này có thể nhận được xung 1 Hz và thông tin vệ tinh nhận được từ hệ thống GPS;

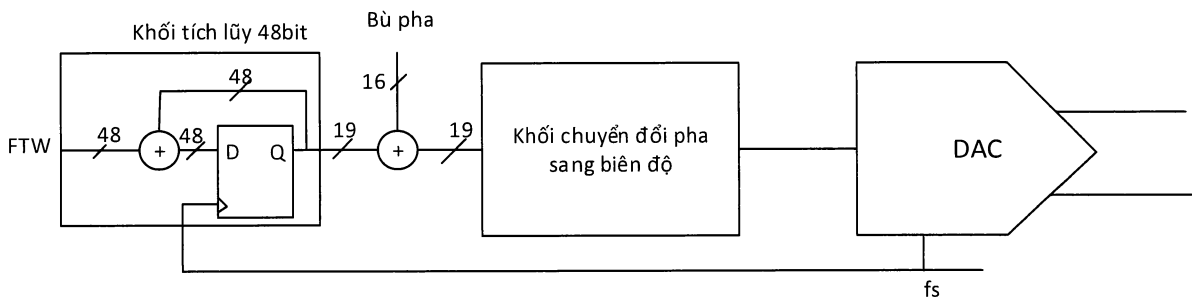
c) tạo chip phù hợp có nguồn đồng bộ tham khảo từ xung 1 Hz này trên phần cứng của hệ thống eNodeB này;

d) kết nối mô-đun nhận tín hiệu GPS đã được tạo ra ở bước b) vào hệ thống eNodeB này thông qua cổng chờ này và cấu hình chip này để nhận xung 1 Hz này làm nguồn tần số tham khảo;

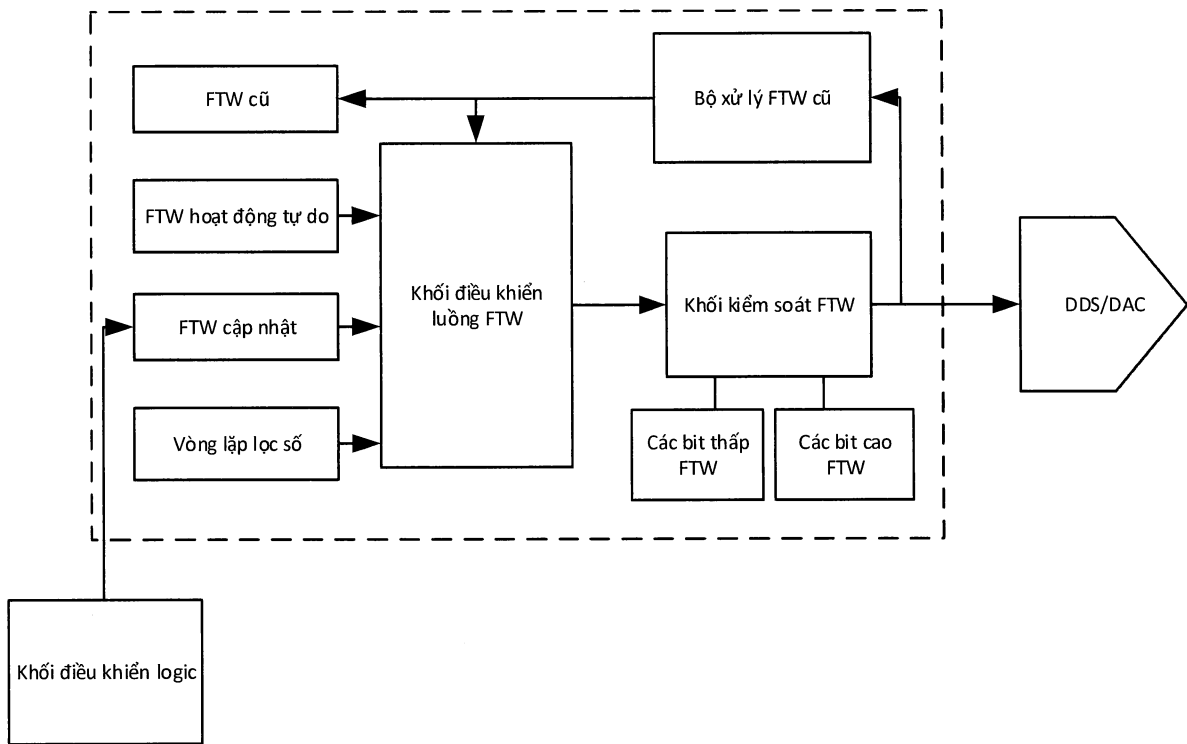
e) thiết lập ăng-ten GPS để nhận tín hiệu GPS, để cho khối vòng khóa pha số (Digital Phase Lock Loop - DPLL) khóa đồng bộ về tần số và pha với tần số của hệ thống GPS;

f) sau khi xác định trạng thái hoạt động khóa kín của khối DPLL này và chip này bằng phần mềm, thực hiện lưu lại dữ liệu của bộ cấu hình giá trị điều chỉnh tần số (Frequency tuning word - FTW) mà chip này tính toán được sau mỗi 30 giây; và

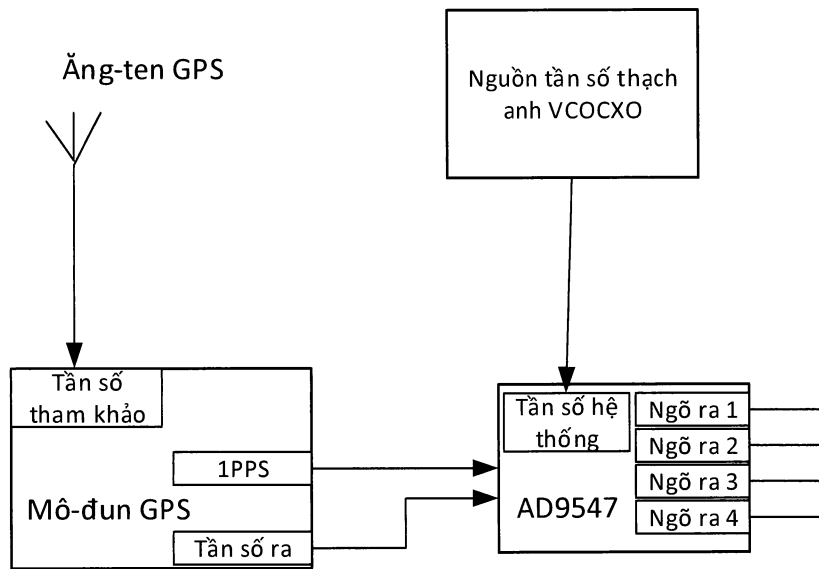
g) ngắt kết nối GPS của hệ thống sau thời gian nằm trong khoảng từ 0,5 giờ đến 2 giờ, và bộ cấu hình FTW sẽ được ghi vào thanh ghi FTW của chip này khi chạy tự do.



Hình 1



Hình 2



Hình 3